

《VF-P100K676-T 紫光同创FPGA》

紫光同创Logos2 100K FPGA开发板



深圳**奥唯思**，为**FPGA**而生...

手册目录

◆芯片介绍

参数描述

功能介绍

尺寸介绍

Demo介绍

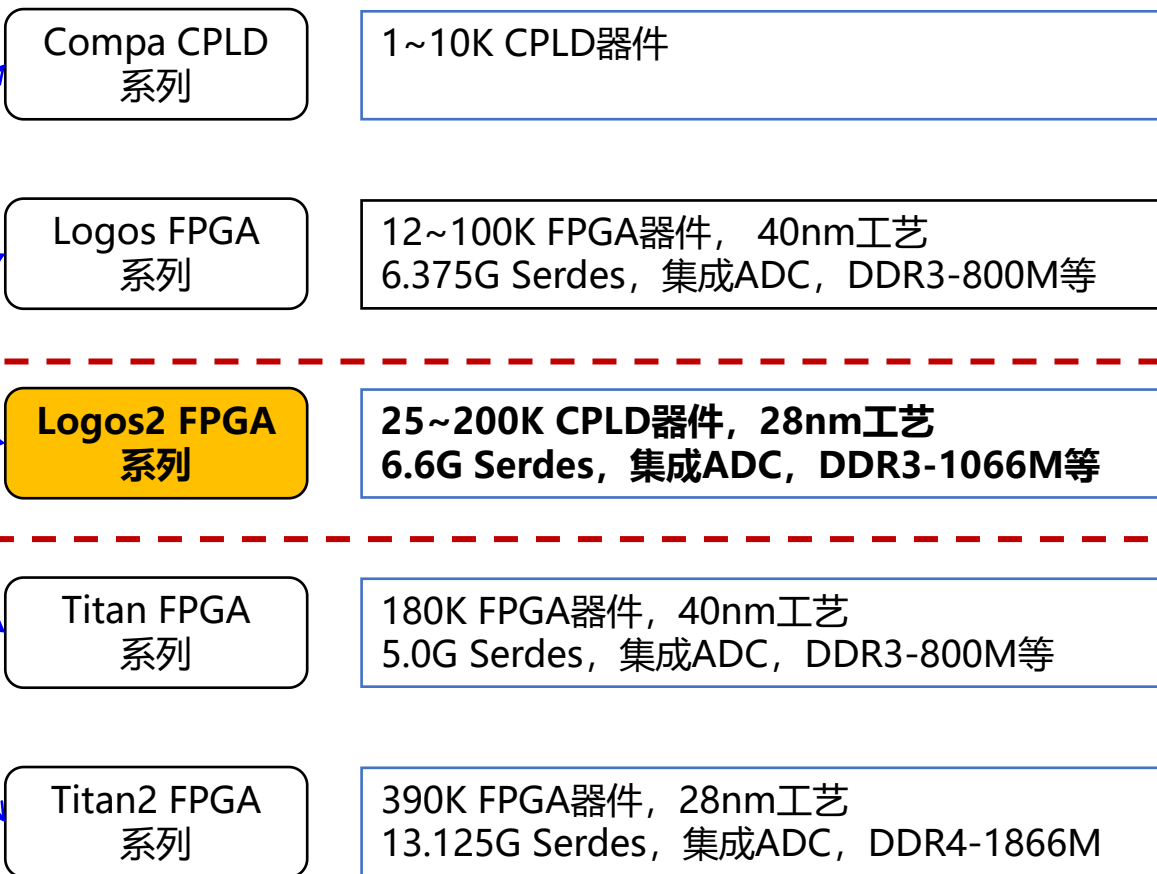
资料介绍

套餐介绍

实物演示

◆联系我们

FPGA主芯片 系列介绍



PG2L100H6IFBG676 FPGA介绍

Logos2系列FPGA资源规模与封装信息如表1-1和表1-2所示。



表 1- 1 Logos2 FPGA资源数量

资源名称		PG2L100H
CLM	LUT6	66600
	等效LUT4	99900
	FF	133200
	分布式ram (Kb)	1273
DRM (36Kbits/个)		155
APM(个)		240
PLLs	GPLLs	6
	PPLLs	6
ADC (dual core)	专用模拟通道 (差分输入对)	1
	复用模拟通道 (差分输入对)	16
SERDES LANE ⁽¹⁾		8
PCIE GEN2×4 CORE		1

注：1. 4个LANE组成一个HSSTLP

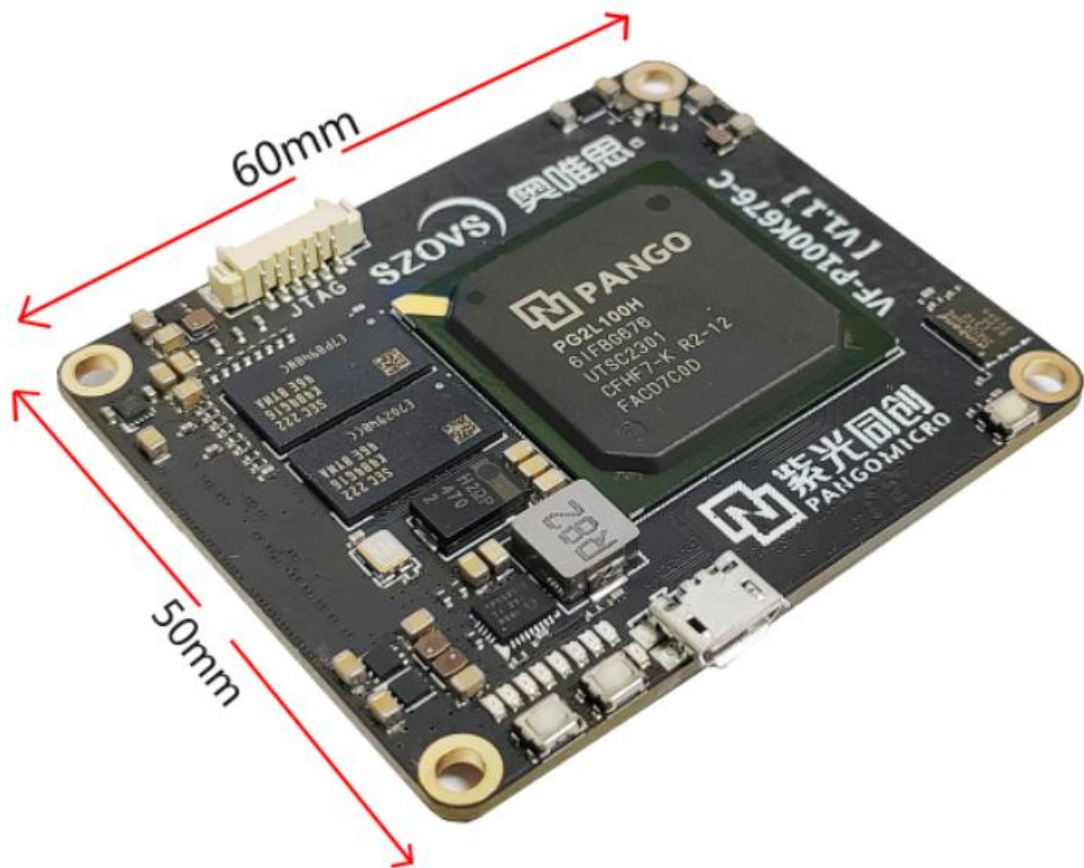
表 1- 2 Logos2 FPGA封装信息与用户IO数量

器件 封装信息	PG2L100H	
	SERDES LANE	I/O
FBG676 (27mm×27mm, 1.0mm)	8	300
FBG484 (23mm×23mm, 1.0mm)	4	285
MBG324 (15mm×15mm, 0.8mm)	0	210
FBG256 (17mm×17mm, 1.0mm)	0	170

- Compa系列
- Logos系列
- Logos2系列**
- Titan系列



FPGA核心板 参数描述



发烧设计，极致尺寸；
工匠品质，为FPGA而生。

参数	描述
供应商	奥唯思 科技
核心板型号	VF-P100K676-C
FPGA厂家	紫光同创 (国产FPGA) Logos2系列
FPGA型号	PG2L100H6IFBG676
FPGA资源	100K 逻辑单元, 6.6G Serdes , DDR3 IP , PCIE2.0
DDR3存储	4G 16bit*2颗 DDR3: K4B4G1646E
PCBA尺寸	60mm *50mm
PCB工艺	8层 1.6mm 沉金 亚黑
板载FLASH	128Mbit SPI FLASH : W25Q128JVPIQ
用户FLASH	128Mbit SPI FLASH : W25Q128JVPIQ
板子外设	2个用户按键, 1个USB供电口, 8个测试LED
其他接口	板载ZH1.25-6 JTAG下载口
B2B接口	4个0.5mm双排80P山谷道B2B接插件 (母座*4)
供电	集成USB Mini供电口 B2B接插件输入5V DC

FPGA核心板 功能介绍

紫光同创Logos2 FPGA: **PG2L100H-6IFBG676**
100K LEs, DDR3*2, MIPI, PCIE2.0x4等

ZH1.25-6
JTAG下载口

BTB 0.5mm 80P接插件*4

DS28E01
加密芯片

DDR3(双拼32bit)
4Gb *2颗

25MHz晶振

27MHz晶振

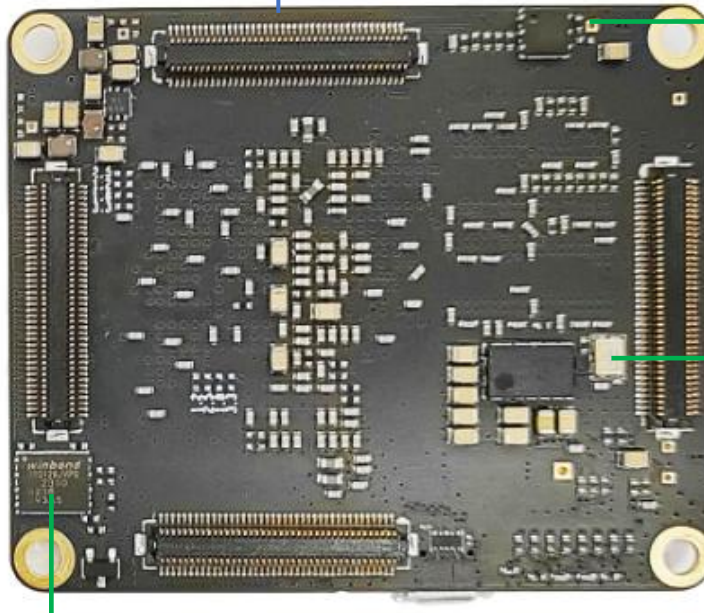
8位用户LED

2位用户按键

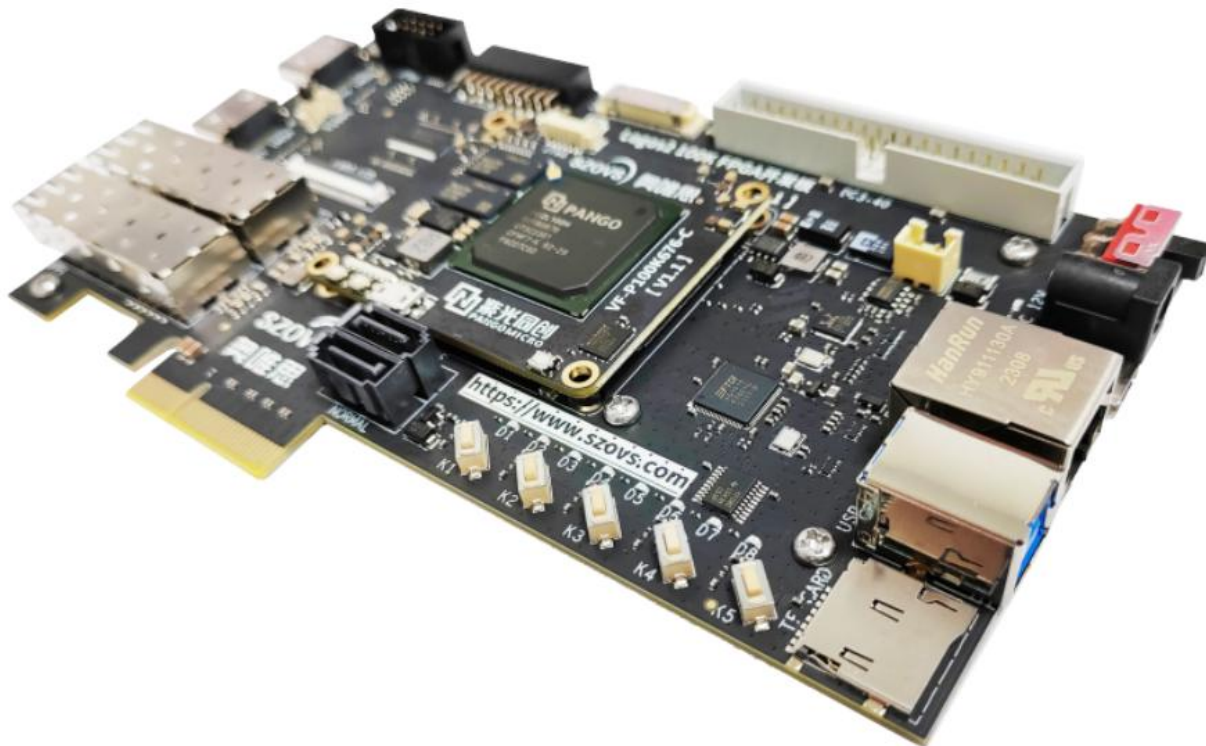
USB供电
(仅供电)

128Mbit SPI-FLASH
W25Q128JVPIQ (配置)

128Mbit SPI-FLASH
W25Q128JVPIQ (用户)



FPGA开发板 参数描述



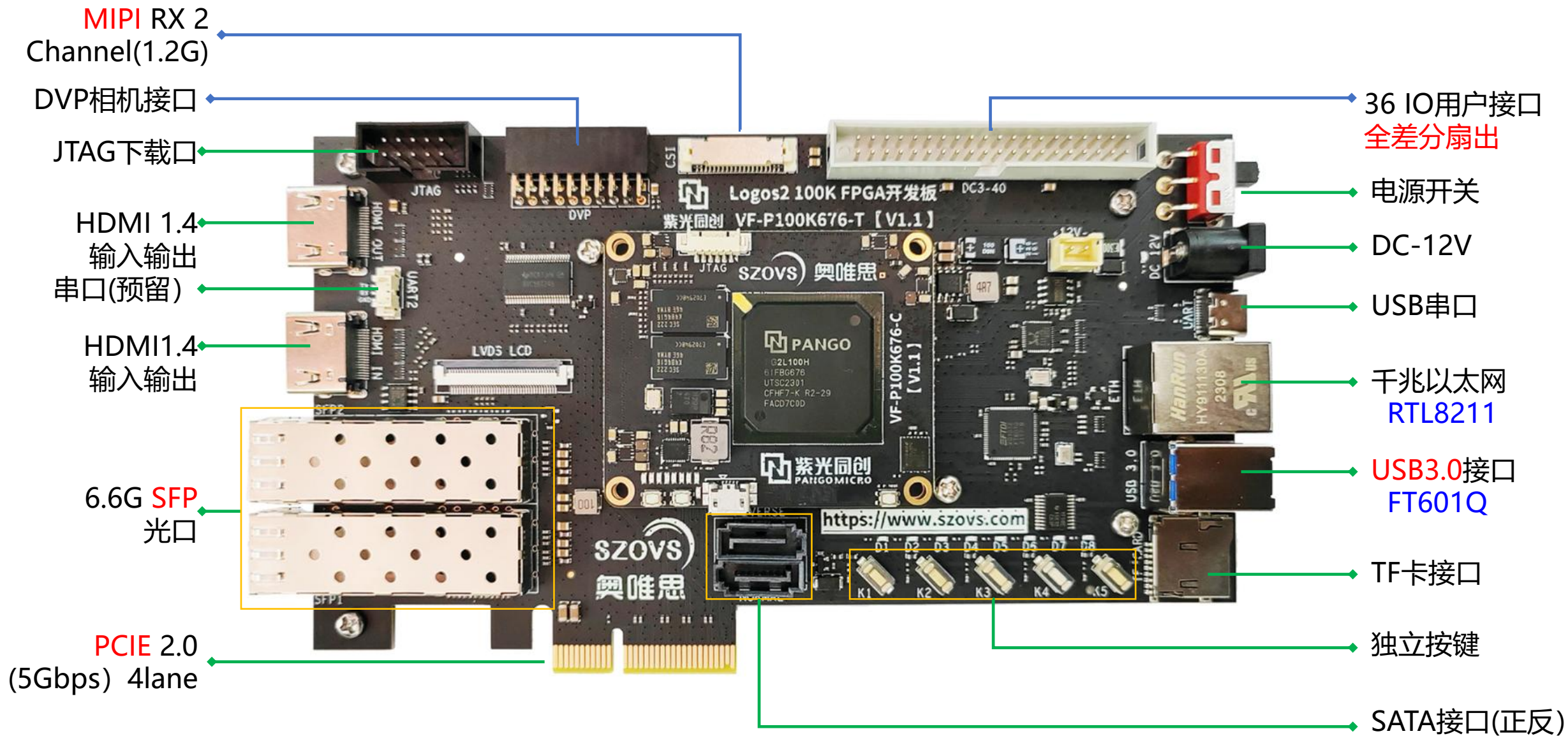
包罗万象，为FPGA而生。

参数	描述
开发板	奥唯思 VF-P100K676-T 紫光国产FPGA
接口介绍	
千兆以太网接口	基于RTL8211 PHY, 支持100/1000M以太网通信
USB3.0接口	基于FTDI的FT601Q, 支持USB3.0/2.0通信
SFP光口	基于FPGA Serdes, 支持2路6.6Gbps 光口通信
HDMI 输入	基于FPGA TMDS, 最高支持1080P60
HDMI 输出	基于FPGA TMDS, 最高支持1080P60
DVP相机接口	支持奥唯思全系列DVP相机, 包括OV5640、MT9V034、AR0135、SC130GS等3.3V DVP模组
MIPI RX接口	支持奥唯思全系列MIPI相机, 包括SC130GS、SC2210等MIPI模组

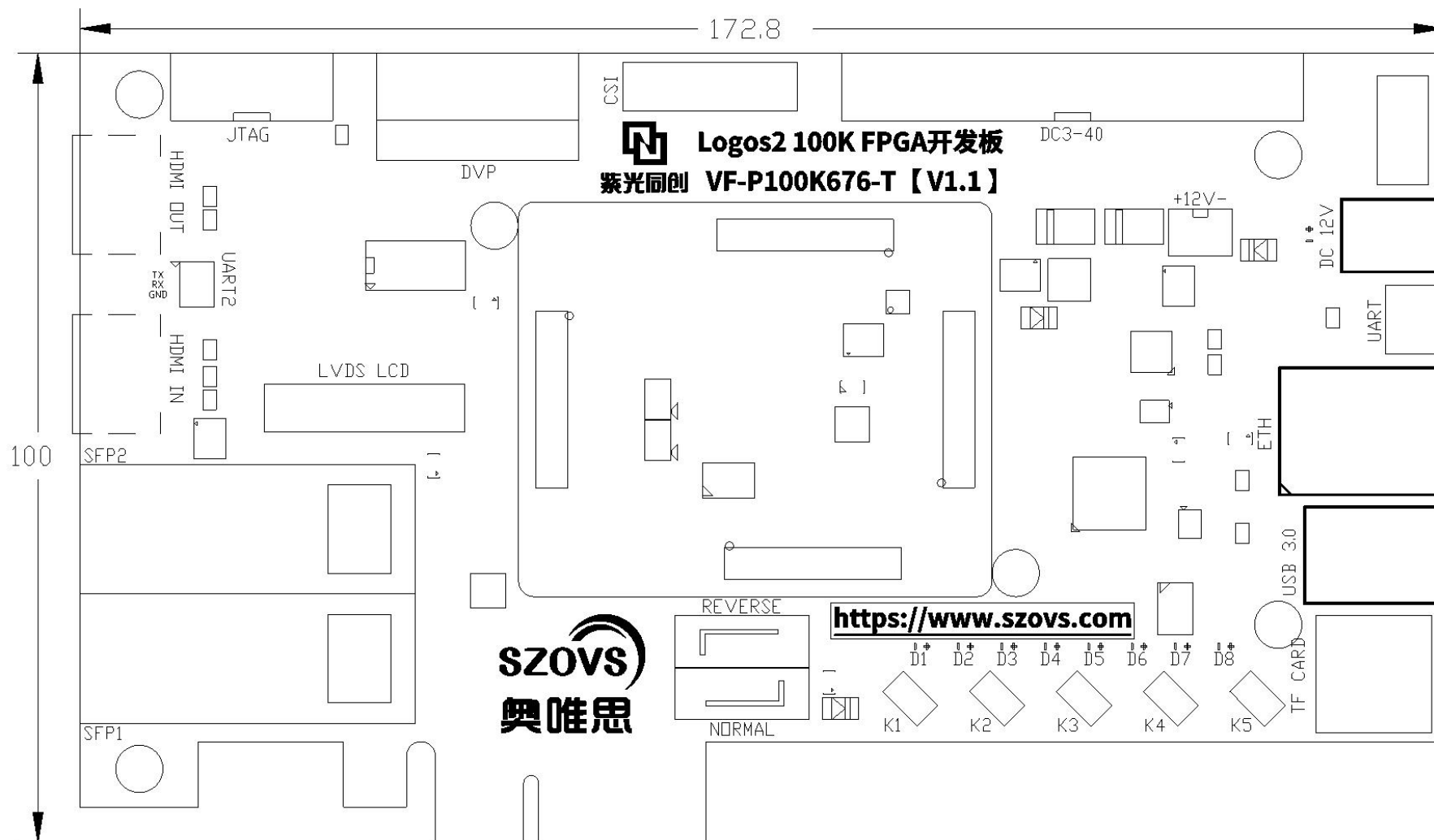
其他特色

平台包含了UART、SPI、I2C、TF Card、GPIO(LED/KEY)等RSICV必备的外设, 无缝支持
RISC-V FPGA原型验证

FPGA开发板 功能介绍



FPGA开发板 尺寸介绍



FPGA开发板 基础Demo介绍



分类	工程名称	FPGA工程介绍
基础工程	01_LED_8bit_Test	LED流水灯测试实验 (核心板)
	02_KEY_2bit_Test	独立按键测试实验 (核心板)
	03_FPGA_DDR3_Test	DDR3读写测试实验 (核心板)
	04_FPGA_UART_Test_Bottom	UART串口测试实验
	05_RGBLCD_Test_800480	800*480 RGBLCD显示实验
	06_LVDS_LCD_Test_1024600	1024*600 LVDS LCD显示实验
	07_HDMI_Disp_Test_720P	1280*720@60 HDMI显示实验
	08_HDMI_Disp_Test_1080P	1920*1080@60 HDMI显示实验
	09_RGMII_Eth_Test	RGMII 读写测试实验
	10_FT601_USB_SuperSpeed_Test	FT601 SuperSpeed读写测试实验
	11_SFP_Test	SFP通信测试实验
	12_PCIE_Test	PCIE2.0 Linkup测试实验
	13_Pango_pcie_dma_alloc	PCIE2.0 DMA回环读写测试实验

FPGA开发板 资料介绍



VF_P100K676-T HDK_Info_V0.3

名称	修改日期	类型
00-User_Guide	2023/7/27 17:58	文件夹
02-Software&Driver	2023/7/27 17:57	文件夹
03_芯片数据手册	2023/5/26 17:06	文件夹
04_原理图&PIN TCL	2023/7/28 9:49	文件夹
06_FPGA_Example_Basic	2023/7/29 20:06	文件夹
06_FPGA_Examples_VIP	2023/7/27 18:03	文件夹
07_FPGA资料与设计教程	2023/7/27 18:03	文件夹
08_VIP图像处理相关资料	2023/5/27 16:31	文件夹
09_演示与照片	2023/7/27 18:04	文件夹
CrazyBingo知识星球.png	2023/7/26 11:06	PNG 图片文件
奥唯思FPGA-产品选型-V0.6.pdf	2023/7/26 10:11	WPS PDF 文档
奥唯思FPGA-资料下载.png	2023/7/6 17:16	PNG 图片文件
奥唯思FPGA-自我介绍.png	2023/7/10 15:52	PNG 图片文件
版本备记录.txt	2023/7/21 0:57	文本文档
版本备注(必读).txt	2023/7/27 18:05	文本文档

06_FPGA_Example_Basic

名称

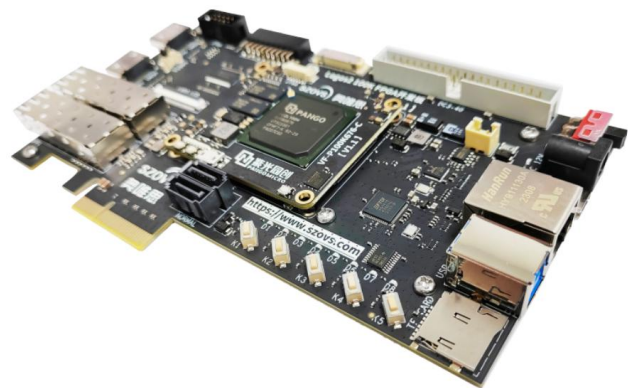
- 01_LED_8bit_Test
- 02_KEY_2bit_Test
- 03_FPGA_DDR3_Test
- 04_FPGA_UART_Test_Bottom
- 05_LCD_Test_800480
- 06_LVDS_LCD_Test_1024600
- 07_HDMI_Disp_Test_720P
- 08_HDMI_Disp_Test_1080P
- 09_FT601_USB_SuperSpeed_Test
- 10_RGMII_Eth_Test
- 11_SFP_Test
- 12_PClE_Test
- 13_Pango_pcie_dma_alloc

06_FPGA_Examples_VIP

名称

- 01_CMOS_AR0135_HDMI_720P
- 02_CMOS_AR0135_LCD_800480
- 03_SC130GS_HDMI_720P

FPGA开发板 套餐介绍



VF-P100K676紫光FPGA主板



1024*600 LVDS液晶屏



800*480 RGB IPS触摸屏



紫光FPGA下载器



MT9V034黑白全局
30万1/3寸



AR0135彩色全局
130万1/3寸



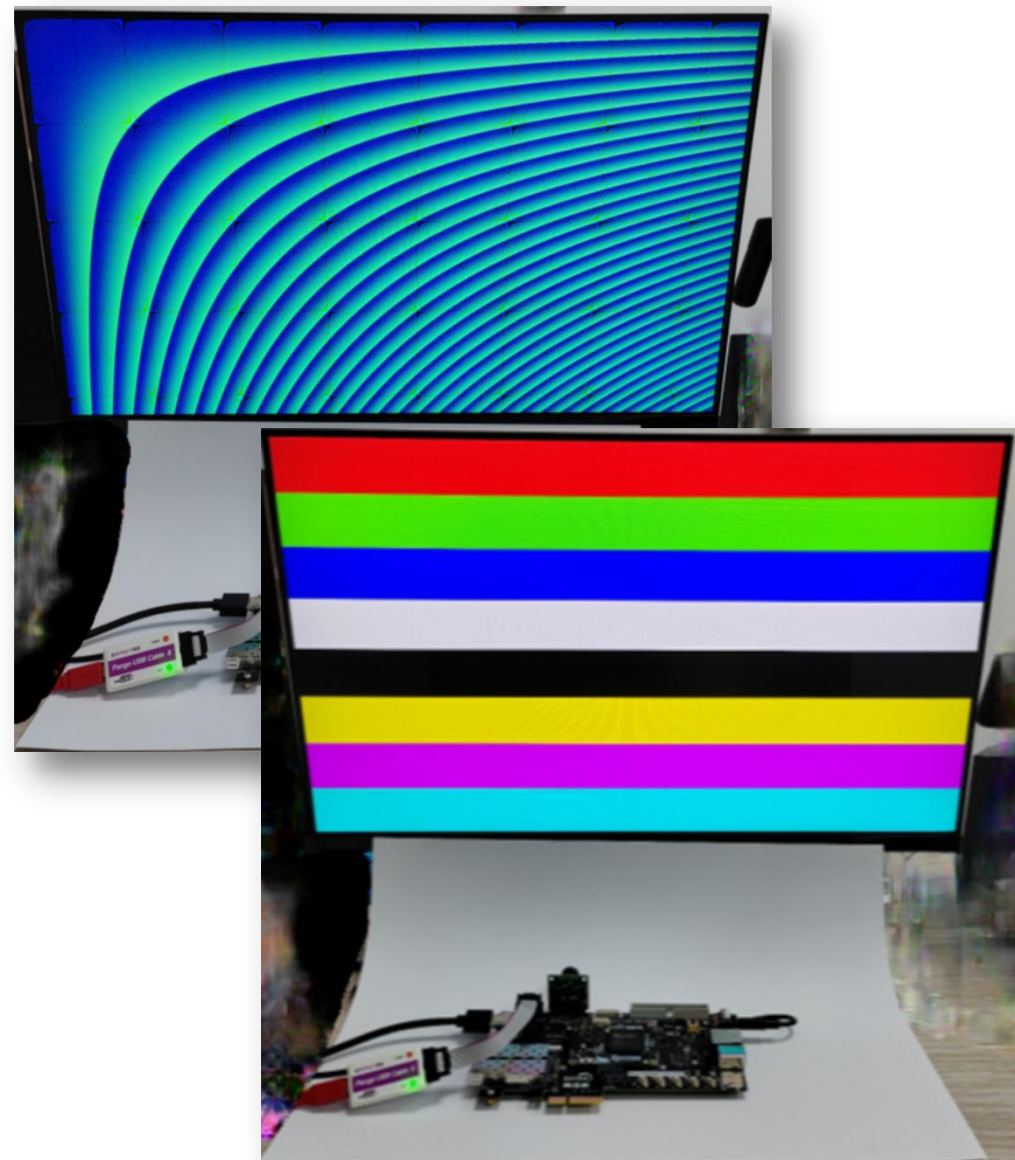
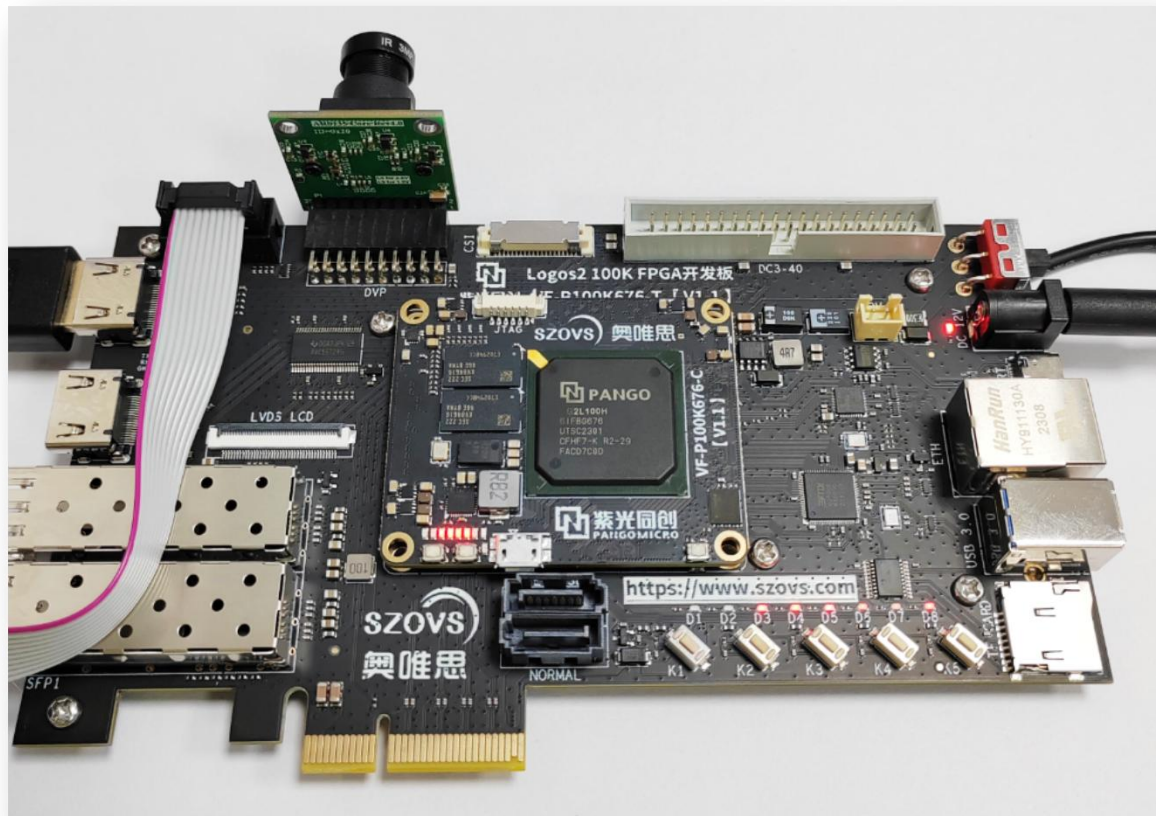
SC130GS
彩色/黑白全局
130万1/3寸



SC2210
彩色卷帘低照度
200万1/3寸

可选多种CMOS摄像头模组，DVP接口完全兼容

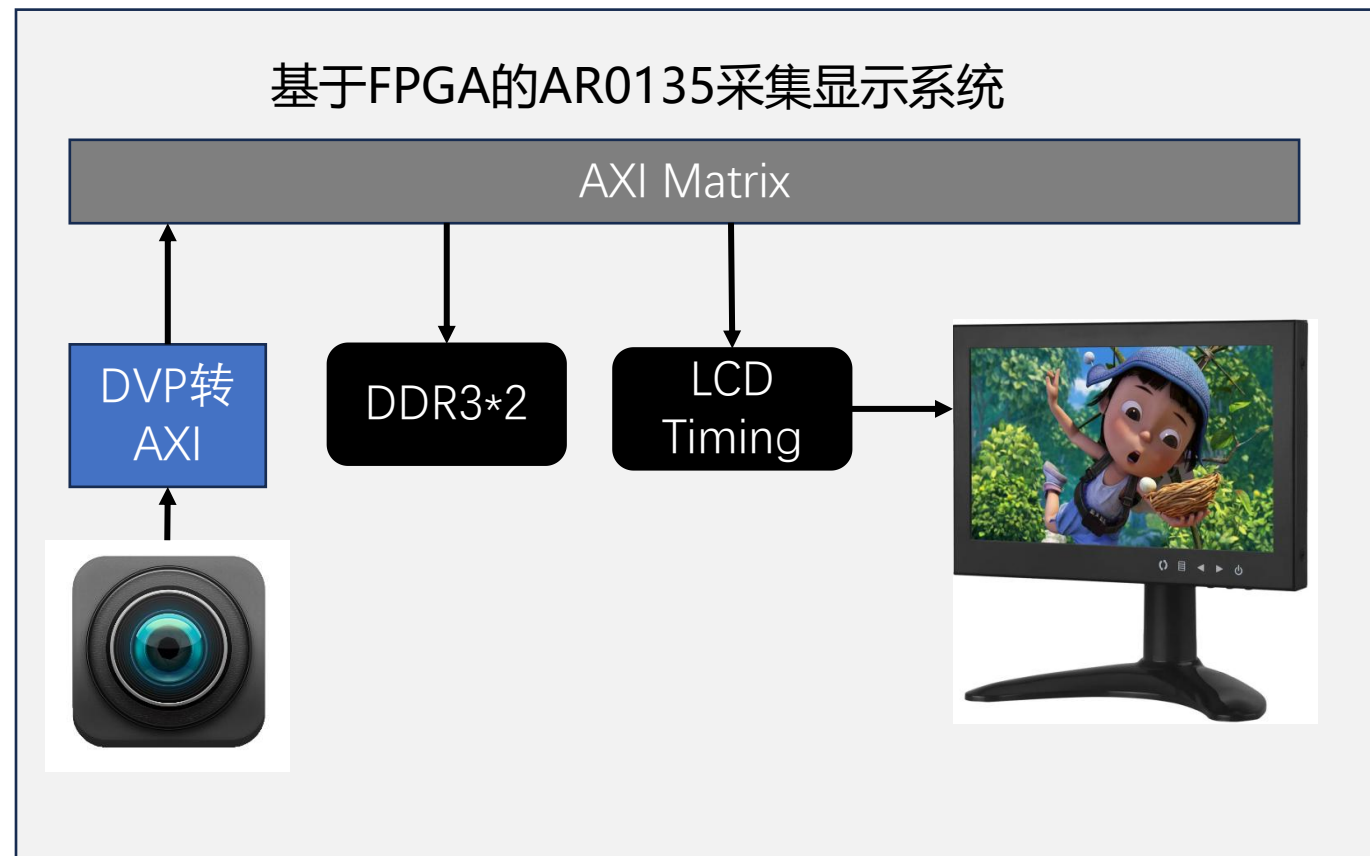
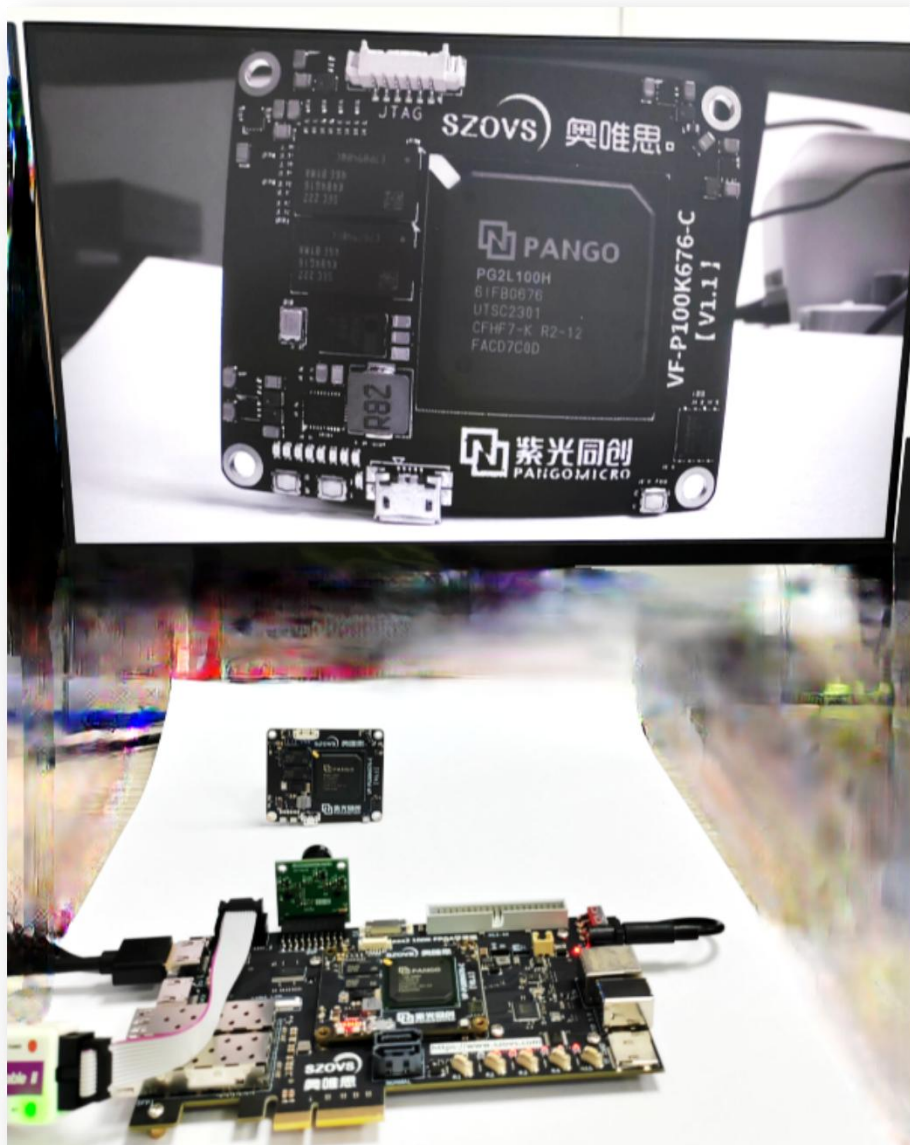
基于DDR3的HDMI 1080P显示Demo



测试场景介绍:

- 1) DDR3 : 800MHz (2颗)
- 2) HDMI输出: 1920*1080@60输出测试图像

基于AR0135的实时720P60采集HDMI显示Demo



测试场景介绍:

- 1) AR0135: 1280*720@60 全局曝光
- 2) DDR3+HDMI: AXI缓存+720P RGB输出

奥唯思, 为FPGA而生...



SZOVVS 奥唯思

深圳**奥唯思**，为**FPGA**而生...



奥唯思 技术质询



奥唯思 官方公众号

官方网站: www.szovvs.com

资料下载: www.szovvs.com

官方淘宝: crazyfpga.taobao.com

“奥唯思FPGA” 店铺

FPGA论坛: www.crazyfpga.com